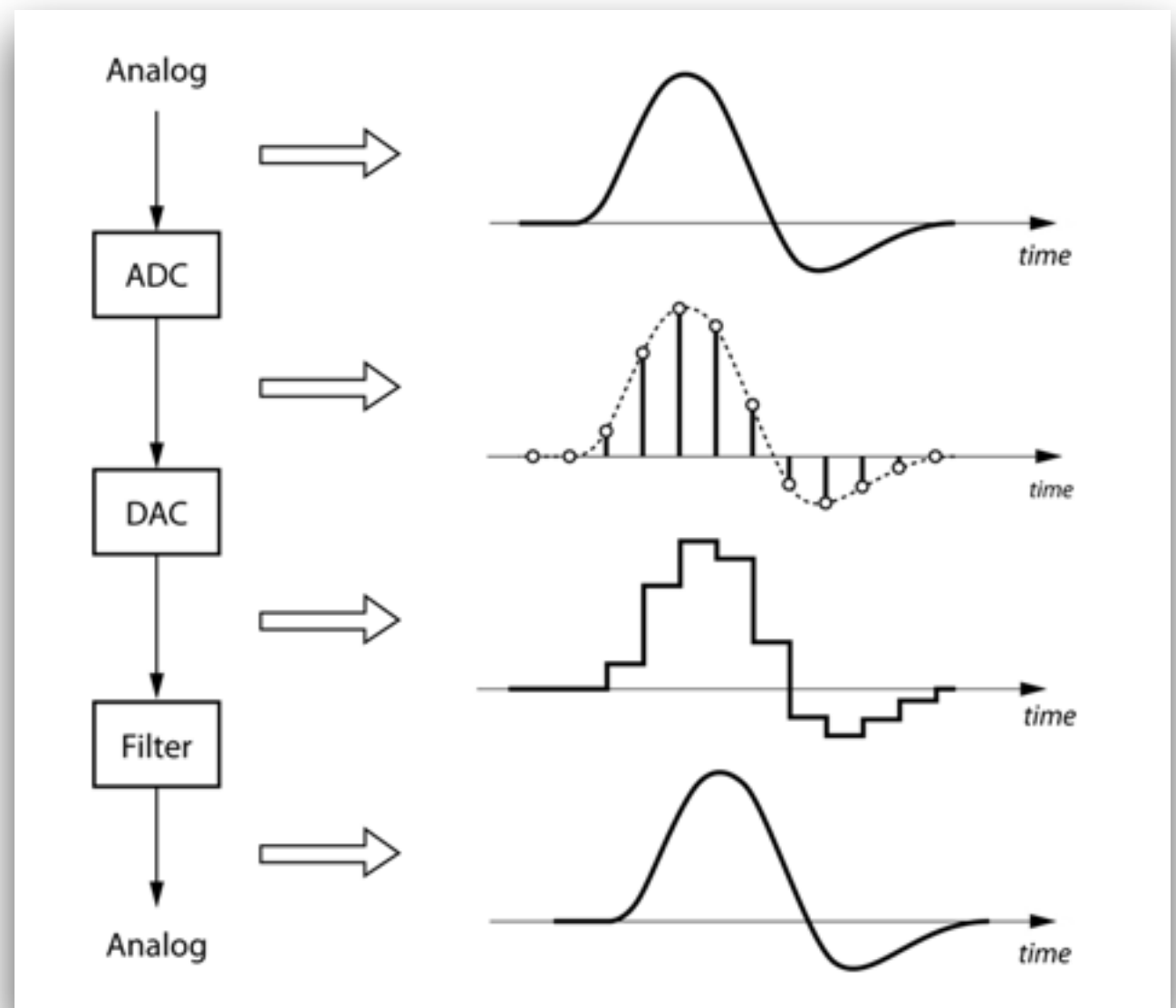


Mixed-Signal IC Test & Measurement

Juning
nju14@fudan.edu.cn

Agenda

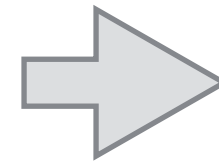
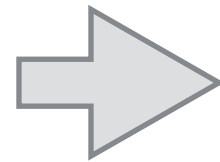
- 混合信号概述
- 引子 – SAR ADC
- DAC DC测试选讲
- ADC AC参数概要



Analog or Digital

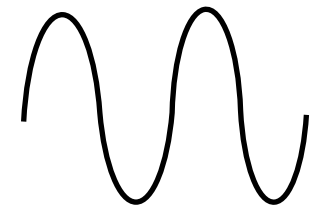
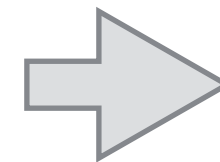
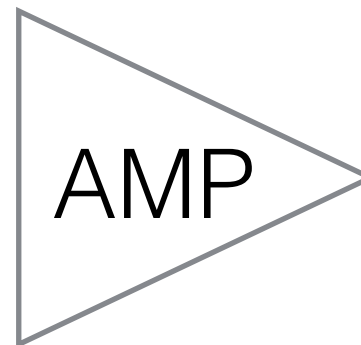
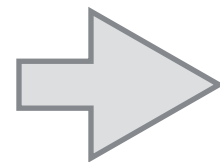
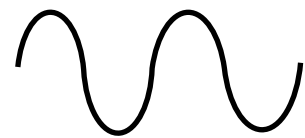
数字测试

101010



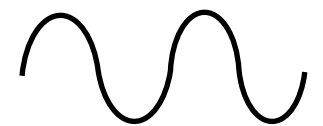
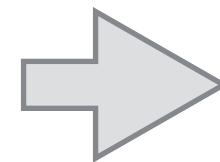
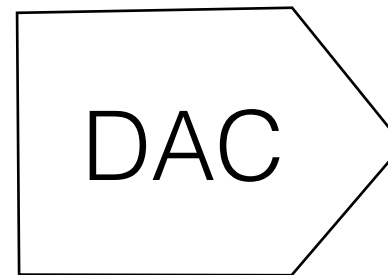
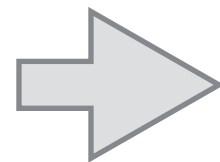
HLHLHL

模拟测试



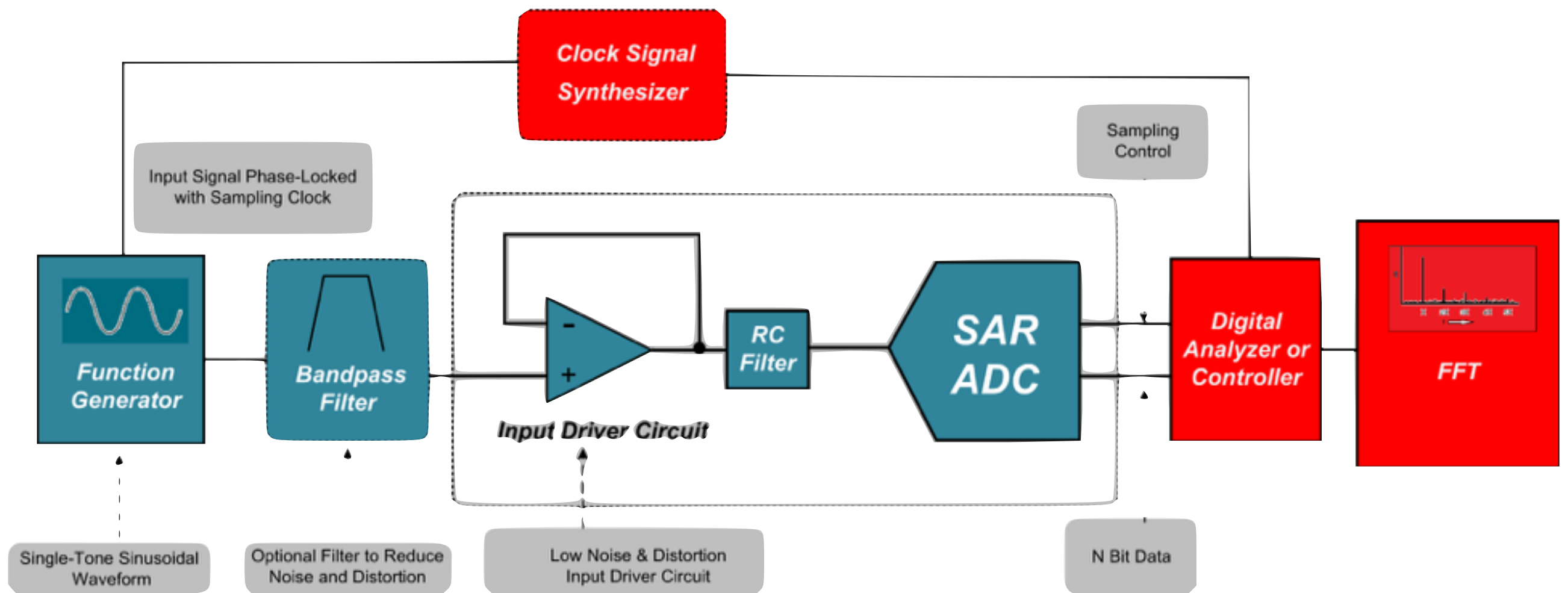
混合信号测试

101010

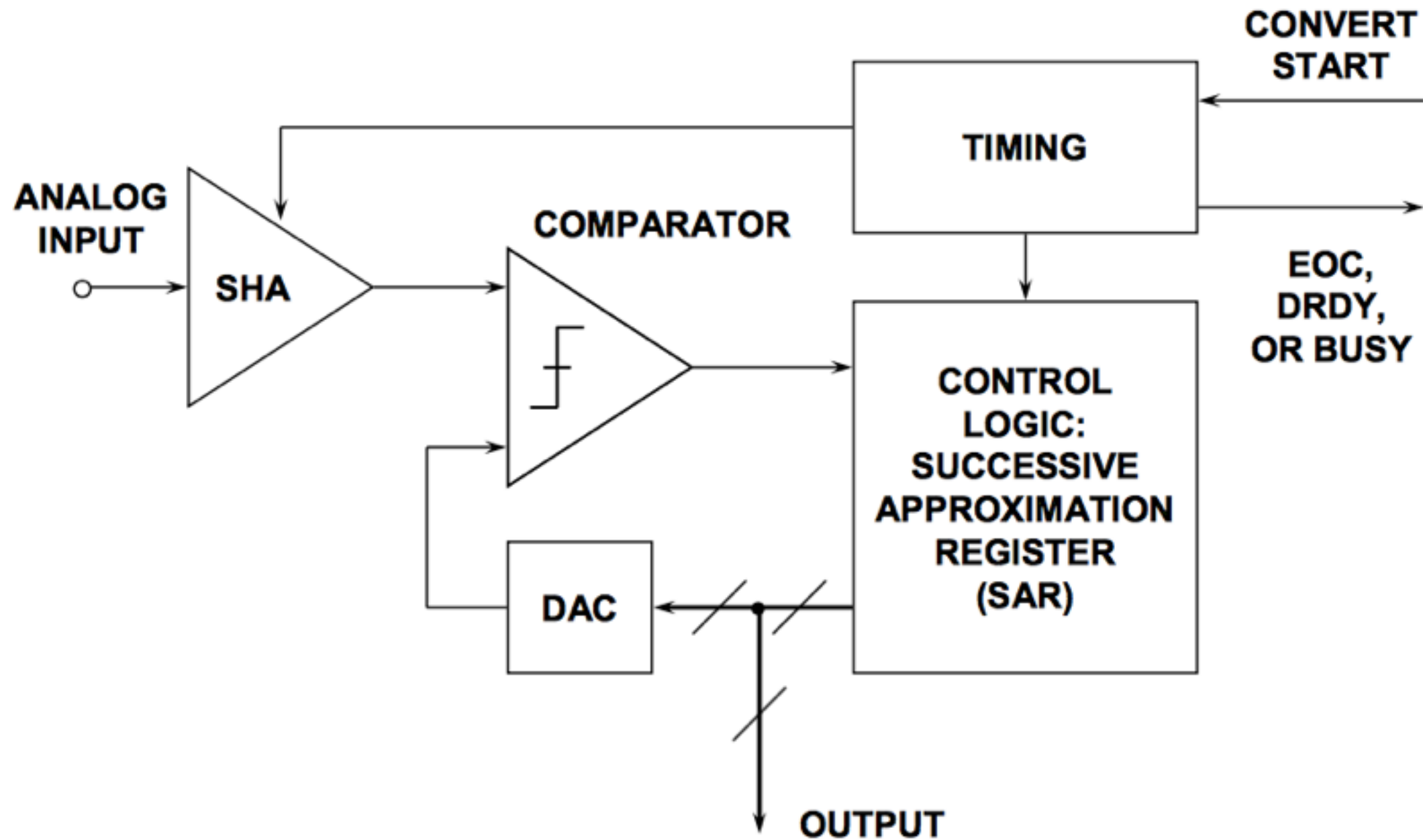


Analog to Digital

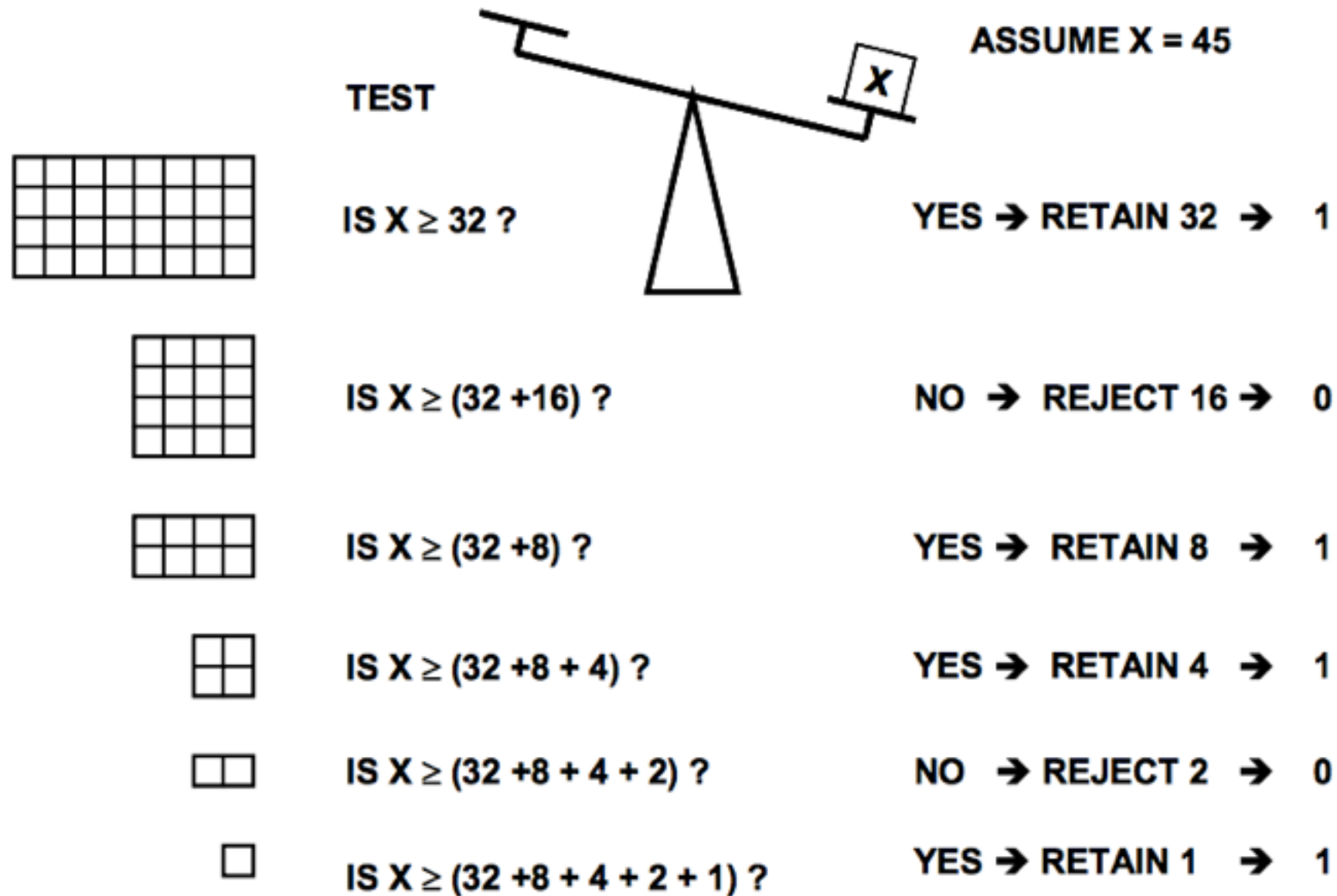
混合信号测试测量中，最经典的莫过于ADC测试



SAR ADC



SAR ADC



TOTALS: $X = 32 + 8 + 4 + 1 = 45_{10} = 101101_2$

Definitions

- 静态参数 **DC**

- Resolution / INL / DNL

ADC / DAC Both

- OE / GE / TUE

- Other: VAIN / IILA / CAIN / VREF / IILR / CREF / VIH / VIL / VHYST / IIL / CIN / VOH / VOL / IOL / COUT / AVDD / DVDD / IPD

- 动态参数 **AC**

- SINAD / SNR / THD / SFDR / IMD

- Other: Conversion Time / Throughput / Acquisition Time / Serial-Clock Frequency

Precision & Correctness & Accuracy & Resolution

Precision 精密度

精密度高，不一定正确度高

Correctness 正确度

正确度高，不一定精密度高

Accuracy 精确度

是精密度与正确度的总额和体现

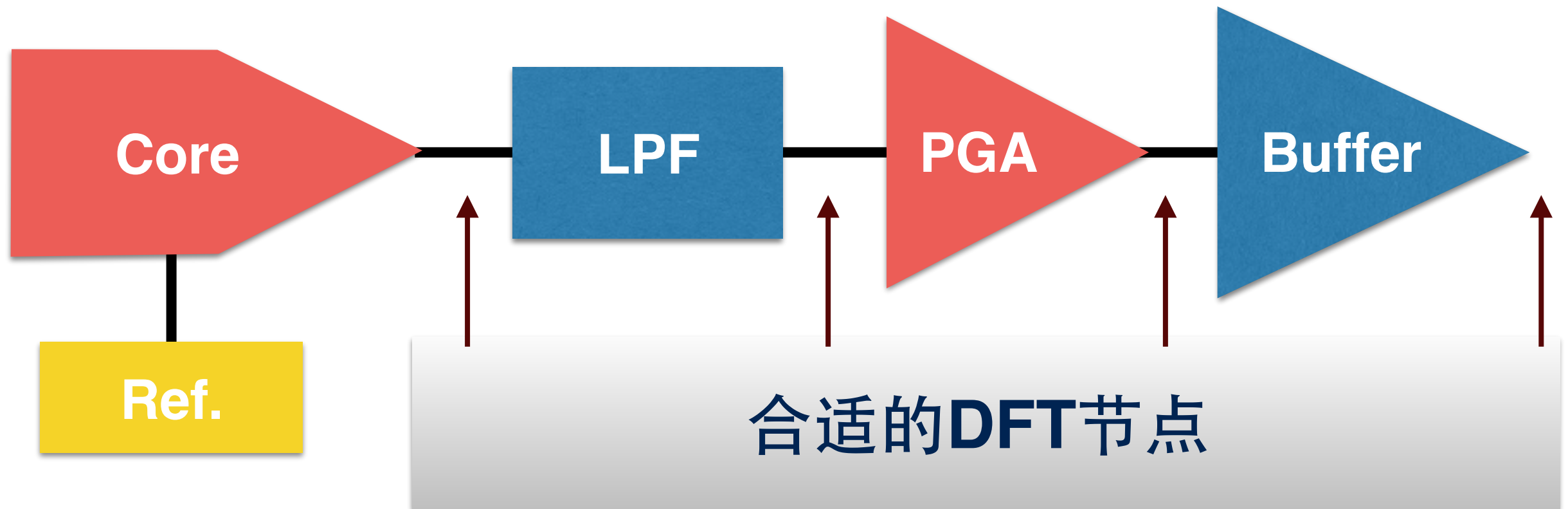
Resolution 分辨率

对于满量程的一个比率，相对值



Entry-level: DAC

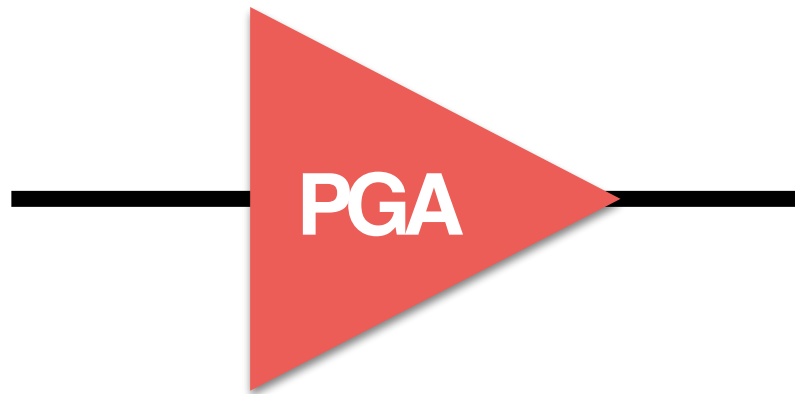
SAR ADC的核心部件便是另一个混合信号测试测量的很好范例，DAC，使用DAC进行细致的讲解，将会对ADC很多测试有不小帮助。



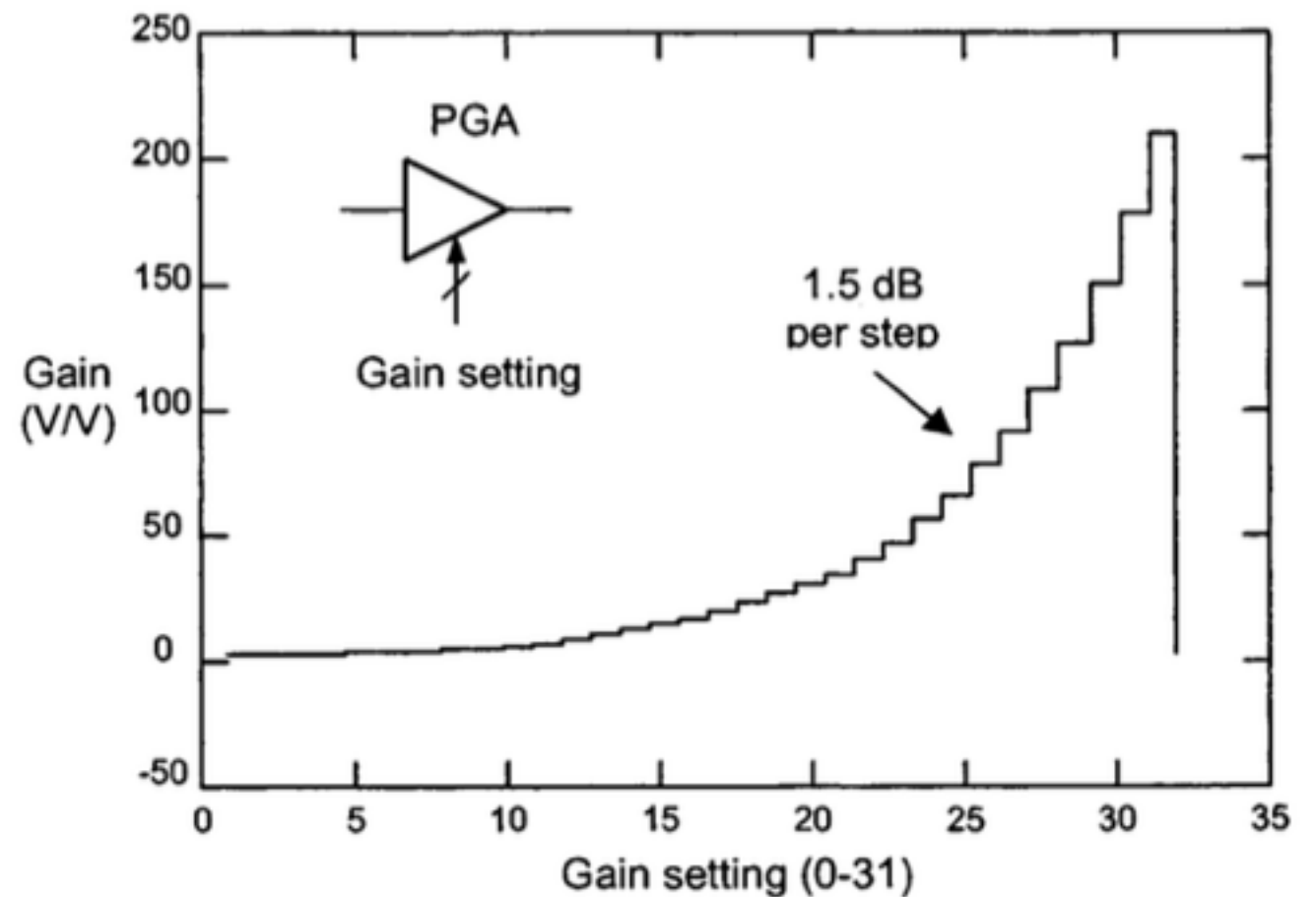
- 静态输出性能测试：DAC DC基本参数——INL DNL详解
- 滤波参数测试：频率响应，增益测试——HLF RMS法/多频混叠抽取法
- PGA/驱动参数测试：PGA测试，Buffer 类似OPA测试——叠加权位法

PGA

PGA是混合信号测试测量中非常常见的一个子单元，该模块的增益误差决定了大部分模拟模块的线性度，失真指标。



- PGA本身的放大功能是必须关注的，通常会测量Code vs. Gain的关系，从而得到PGA Gain error
- 使用叠加权位法减少测试时间



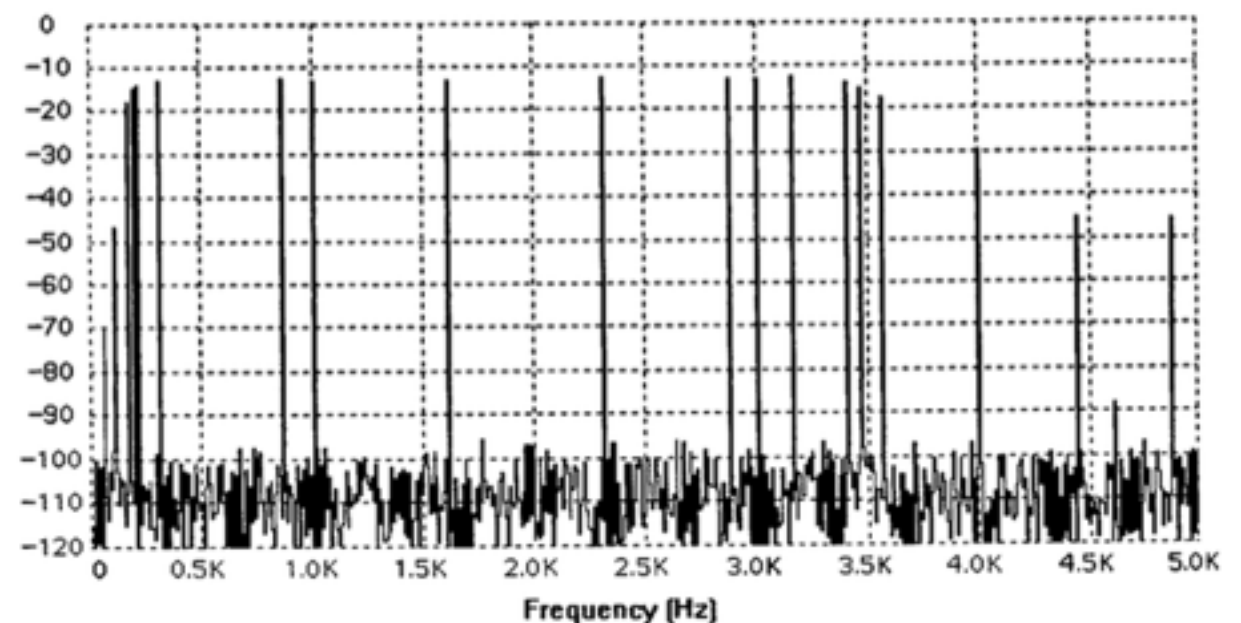
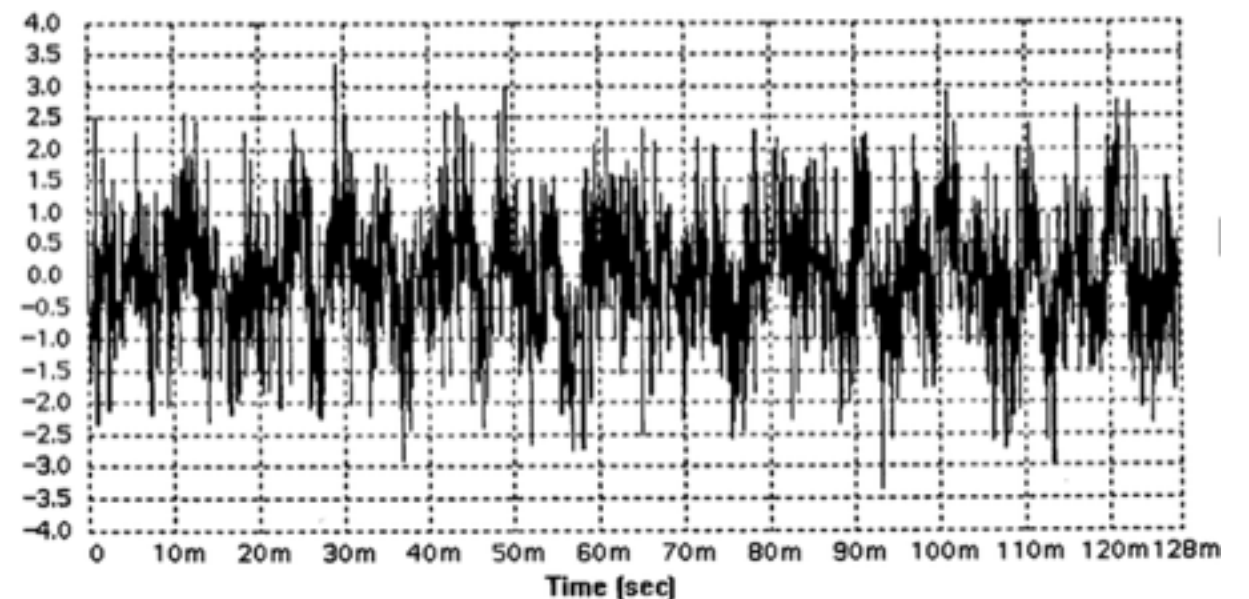
Filter

对于Filter的测试往往仅限于HF/LF的统计取值，而在其他频点上，无法有效覆盖，而多频混叠抽取法可以大大减少测试时间，但有效的估计出滤波器具体频响。



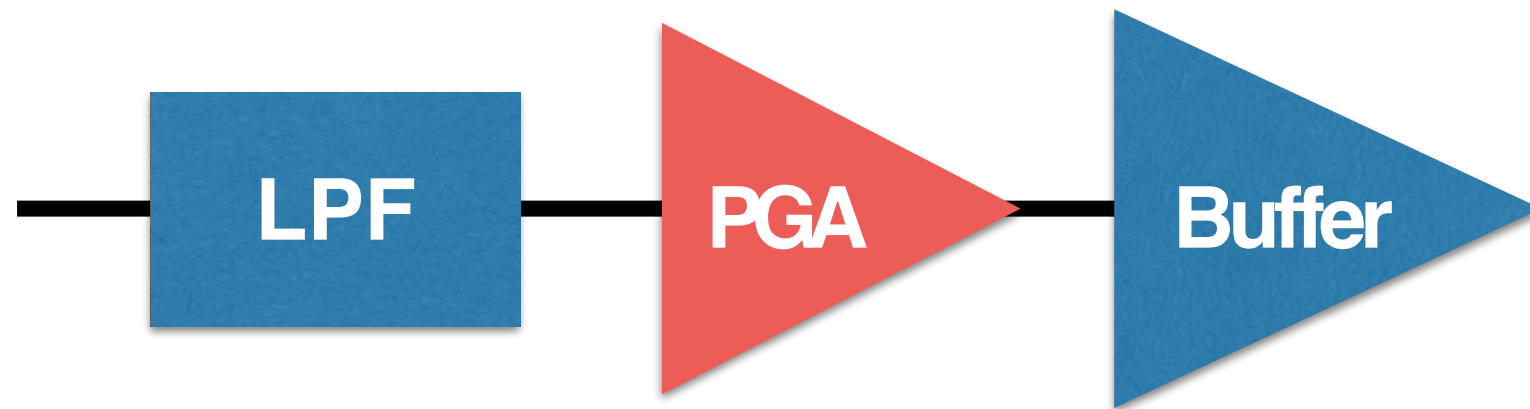
操作步骤

- 使用Matlab产生混叠序列
- 使用AWG单元将序列产生
- 采集Filter输出信号
- 数字算法处理



CMRR/PSRR

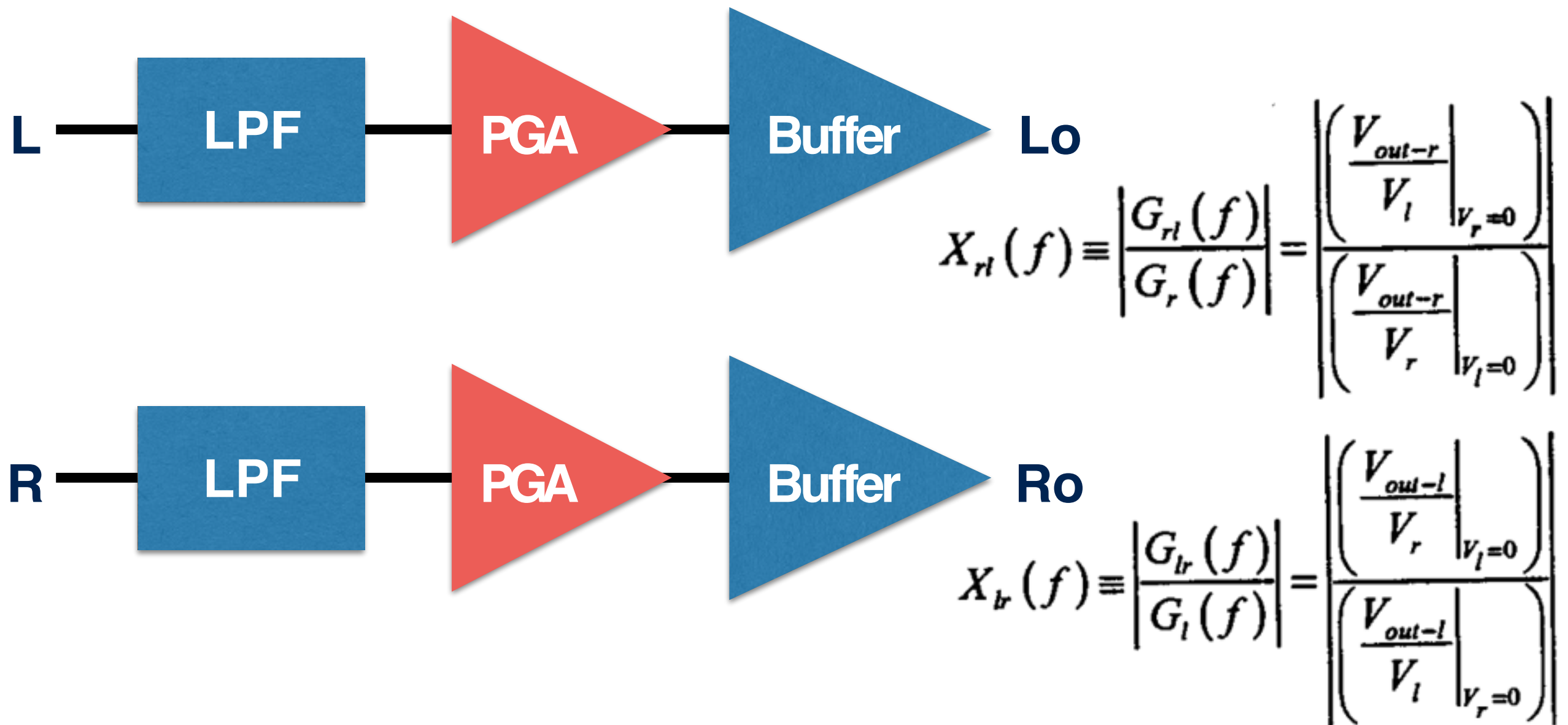
在模拟测试环节中链路的CMRR/PSRR的获取将对未来的误差分析和校正补偿产生很大的影响，不得不提的是DA。C不仅仅需要对DC上的参数进行测试，还要对交流下的影响进行控制。



$$CMRR(f) \equiv \left| \frac{G_{cm}(f)}{G_{diff}(f)} \right| = \left| \frac{\left(\frac{V_{out}}{V_{cm}} \Big|_{V_{diff}=0} \right)}{\left(\frac{V_{out}}{V_{diff}} \Big|_{V_{cm} \text{ constant}} \right)} \right|$$
$$PSRR(f) \equiv \left| \frac{PSR(f)}{G(f)} \right| = \left| \frac{\left(\frac{V_{out}}{V_{ac}} \Big|_{V_{in}=V_{mid}} \right)}{\left(\frac{V_{out}}{V_{in}} \Big|_{V_{ac}=0} \right)} \right|$$

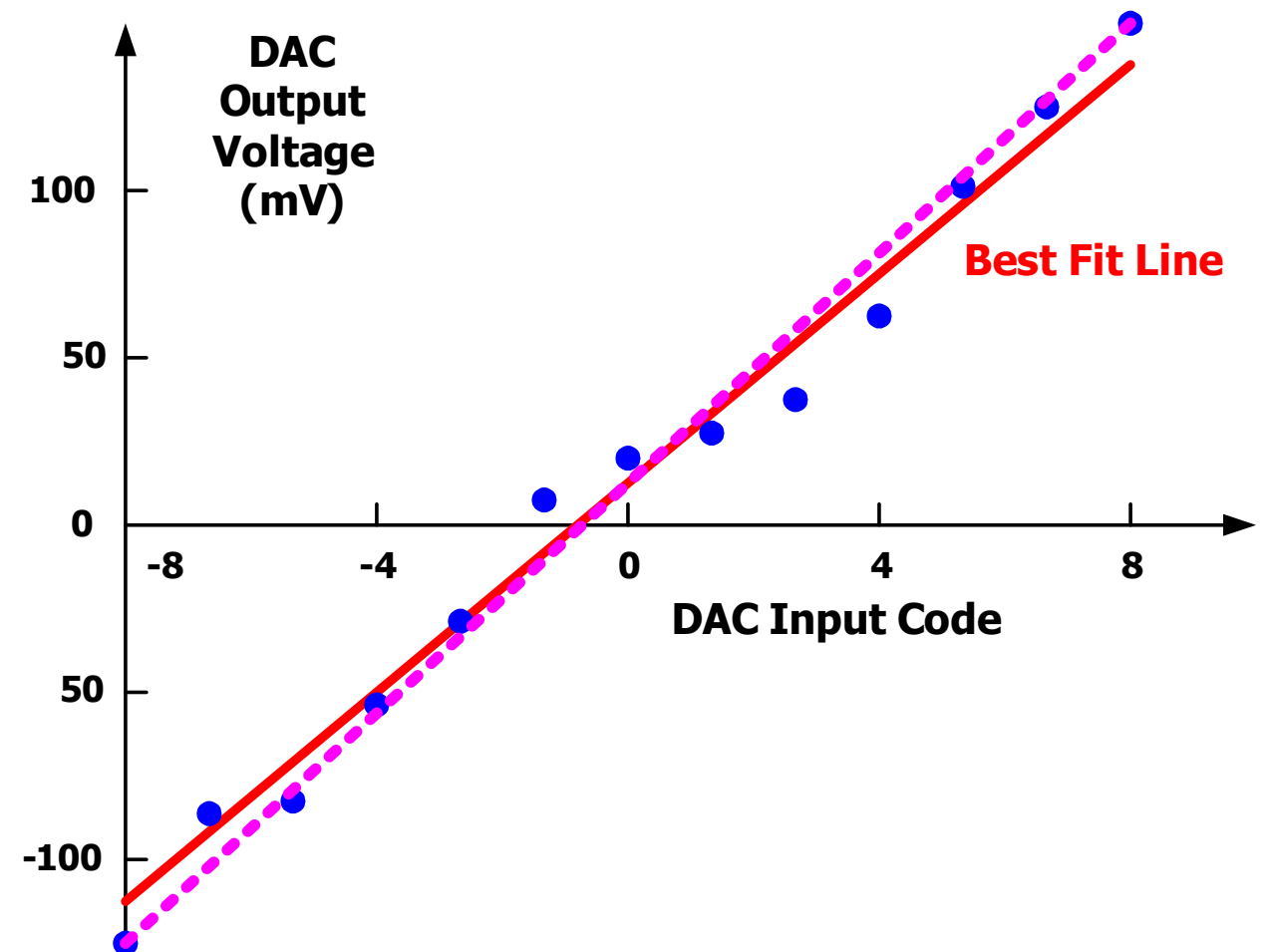
Cross Talk

当DAC不只存在一路时，我们还将考虑其通道之间的串扰问题，



Best Fit Line

- **Best Fit Line**—由转换点拟合而成的曲线，较好的是使用最小二乘法。（这种方法输出和最佳拟合曲线之间的方差与增益和初始误差偏微分最小）
- 简单的就是只用首尾的点相连而成。
- **2**种不同的定义方式将造成各种参数的计算结果略有偏差。



$$gain = \frac{N K_4 - K_1 K_2}{N K_3 - K_1^2}$$

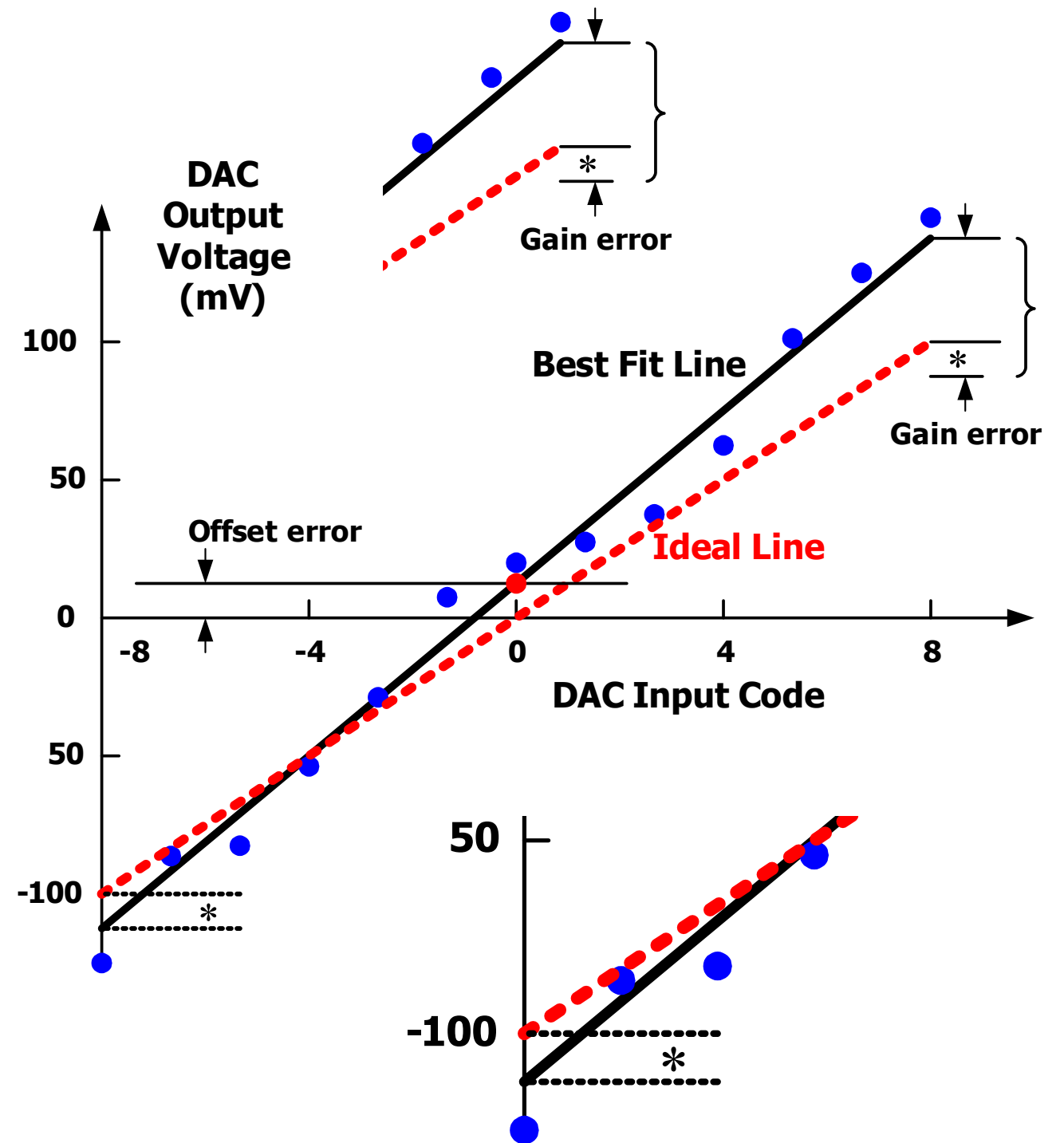
$$offset = \frac{K_2}{N} - gain \frac{K_1}{N}$$

$$K_1 = \sum_{i=0}^{N-1} i \quad K_2 = \sum_{i=0}^{N-1} S(i) \quad K_3 = \sum_{i=0}^{N-1} i^2 \quad K_4 = \sum_{i=0}^{N-1} i S(i)$$

OE & GE

这是DA / AD都有的参数

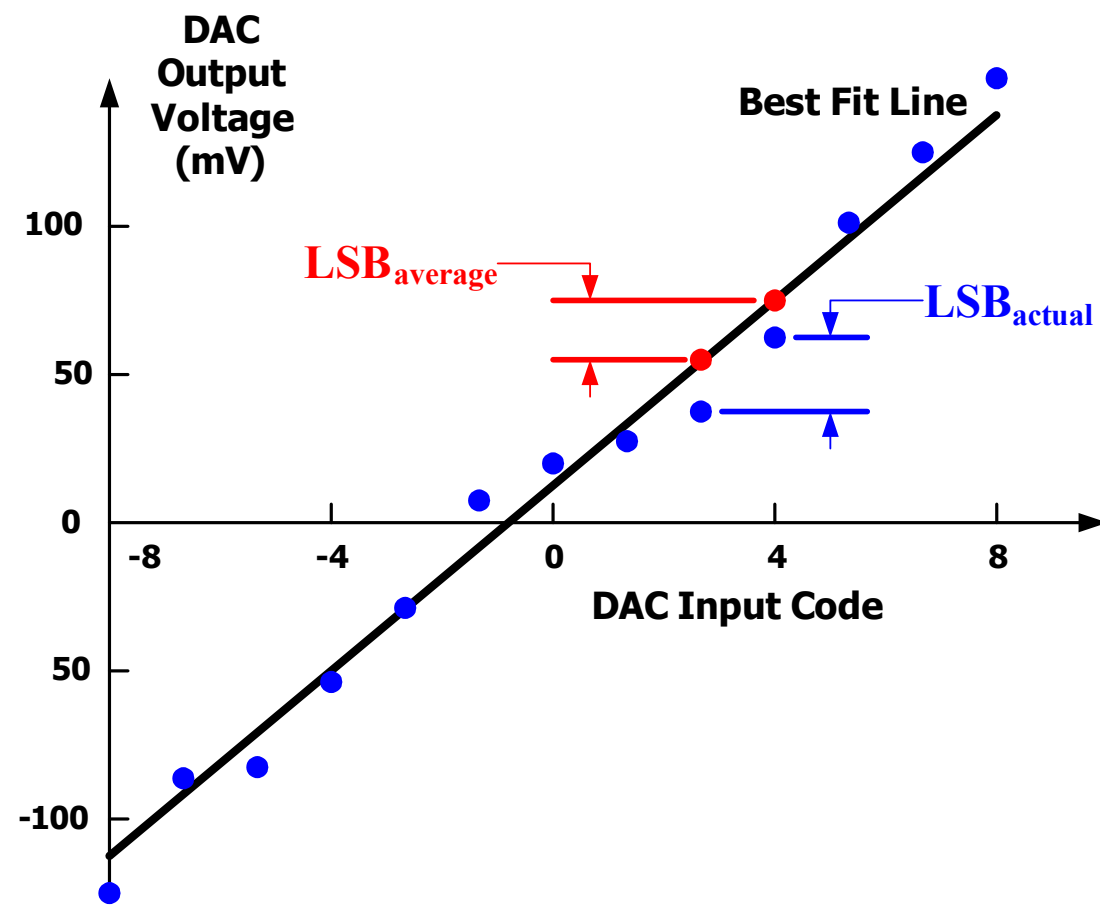
- **Offset Error** 定义为器件理想输出与实际输出之差。通常通过测量第一个数字代码转换或“零”转换的电压，并将它与理论零点电压相比较得到。
- **Gain Error** 是理想传递函数和实际斜率的差别。增益误差通常在模数转换器最末或最后一个传输代码转换点计算。



DNL & INL

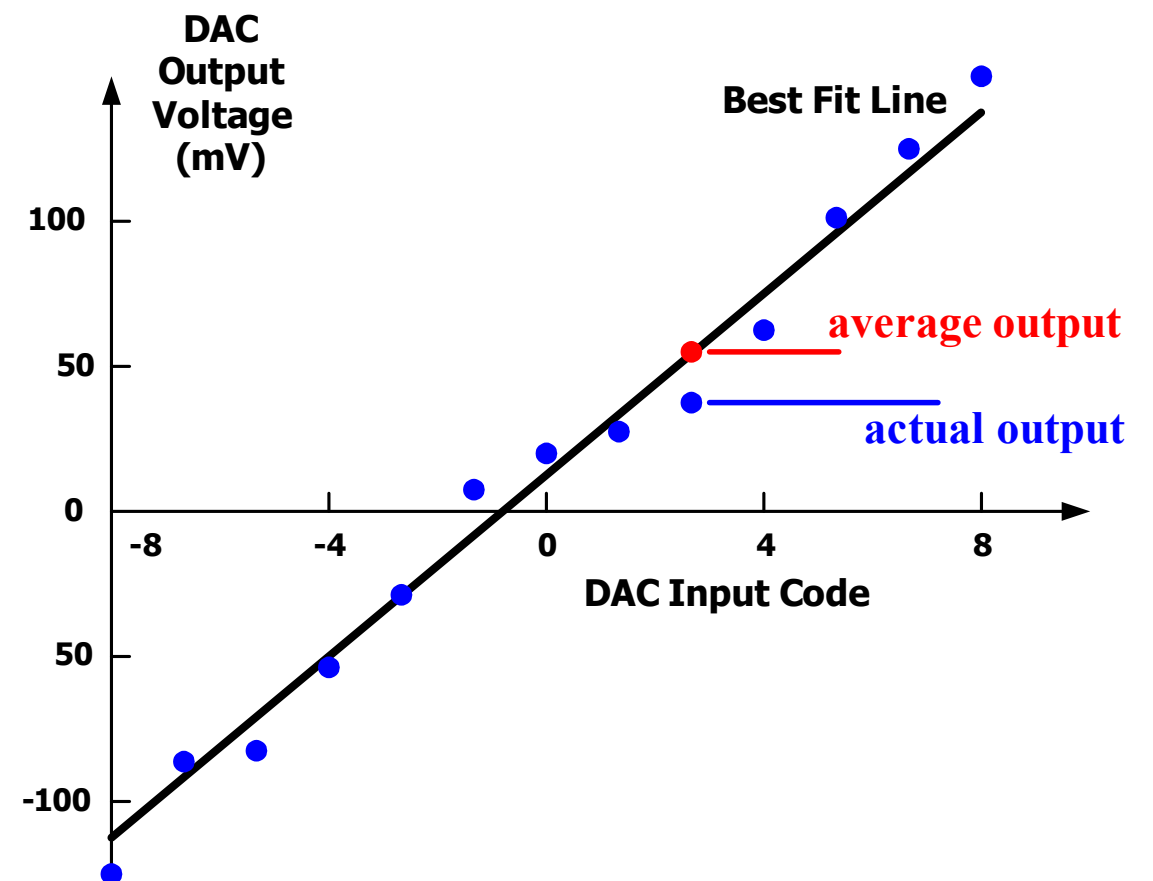
除了BFL另一种直接影响测试结果的是LSB的计算方式：

- BSL的斜率 / Ideal步进 / FS差等分



$$DNL: LSB_{actual} - LSB_{average}$$

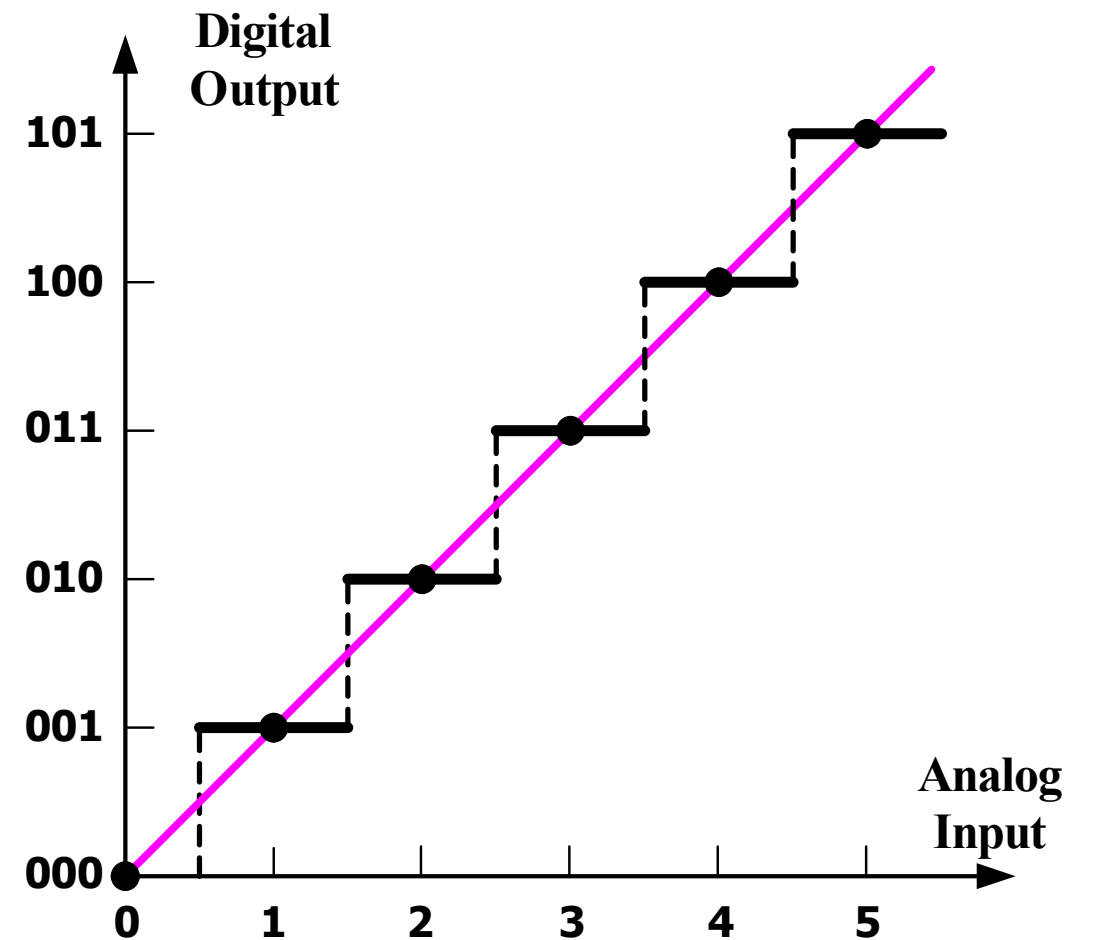
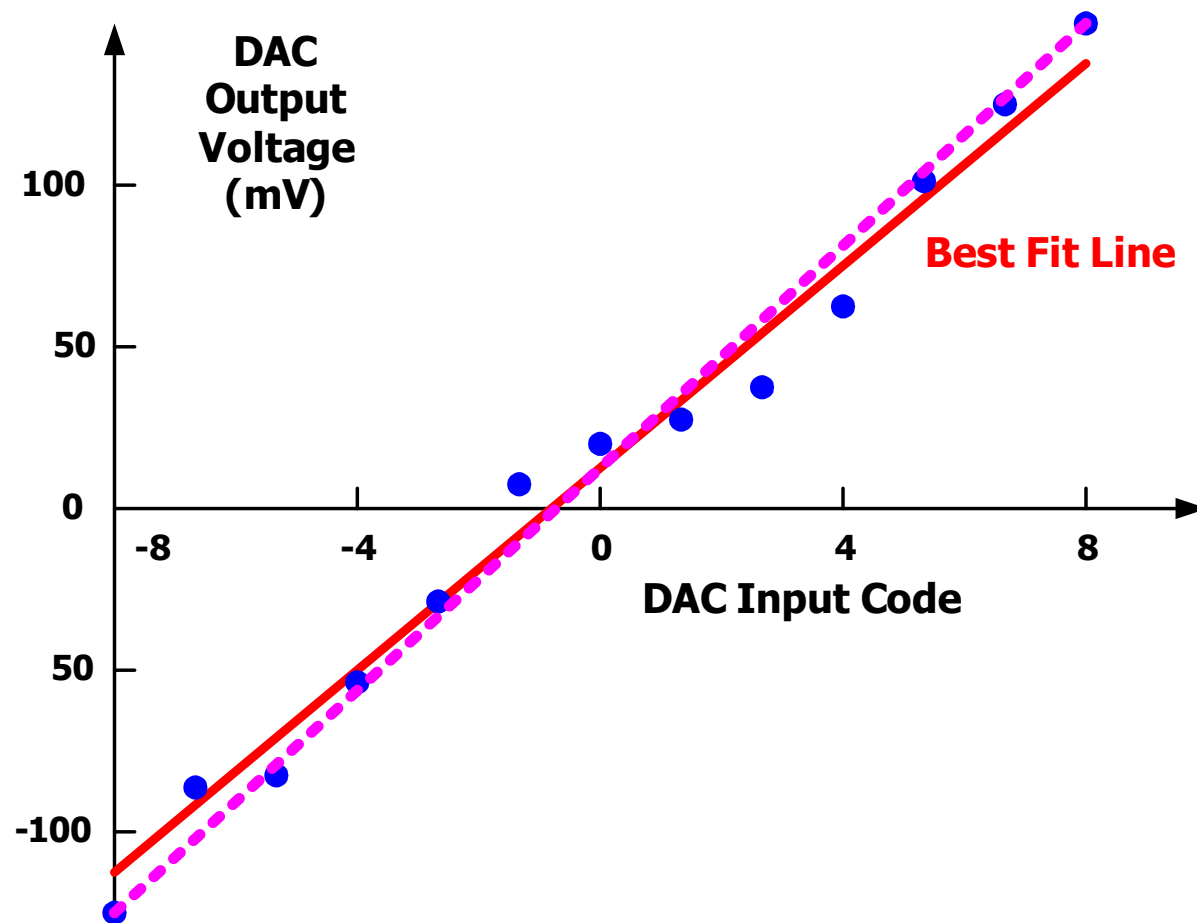
- **DNL**主要描述的是代码步距与理想步距之差。



$$INL: \text{average output} - \text{actual output}$$

- **INL**描述的实际转换曲线与理想转换曲线的差异。

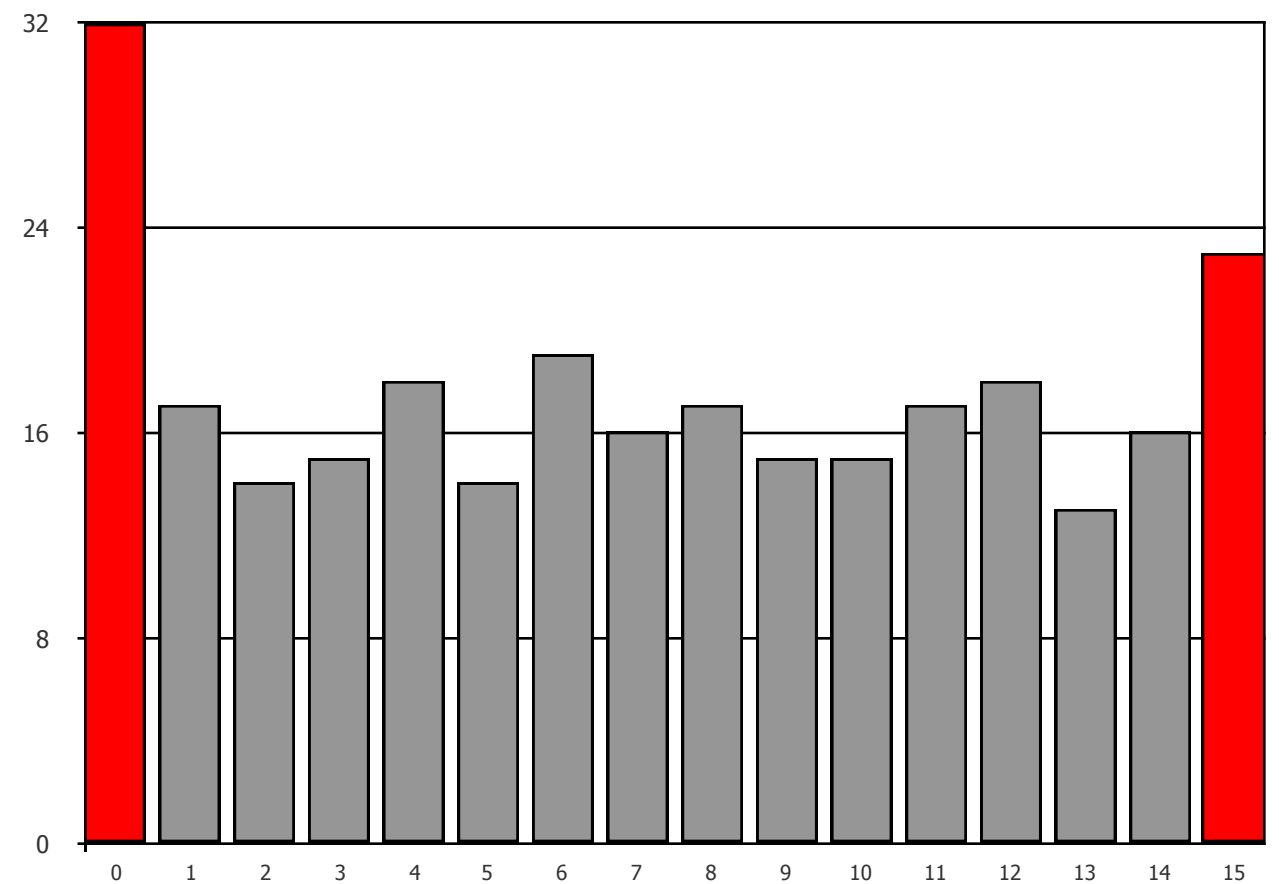
ADC or DAC



- **ADC**的一个代码对应的是一个范围内的模拟量。与**DAC**不同。
- 为了便于分析，我们认为**2**个相邻代码的最中部为代码的对应转换点。
- 由转换曲线可得到与**ADC**类似的各种直流参数。

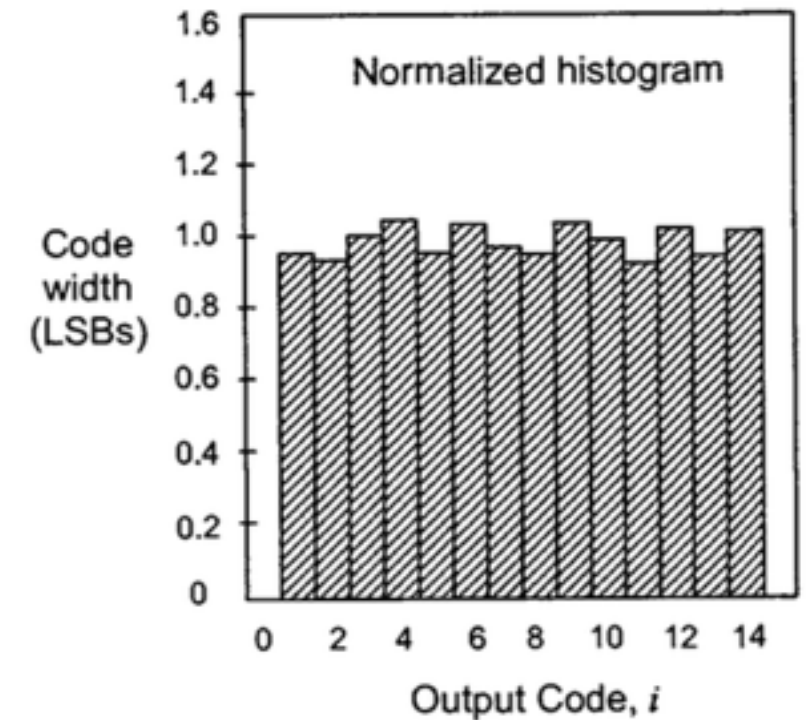
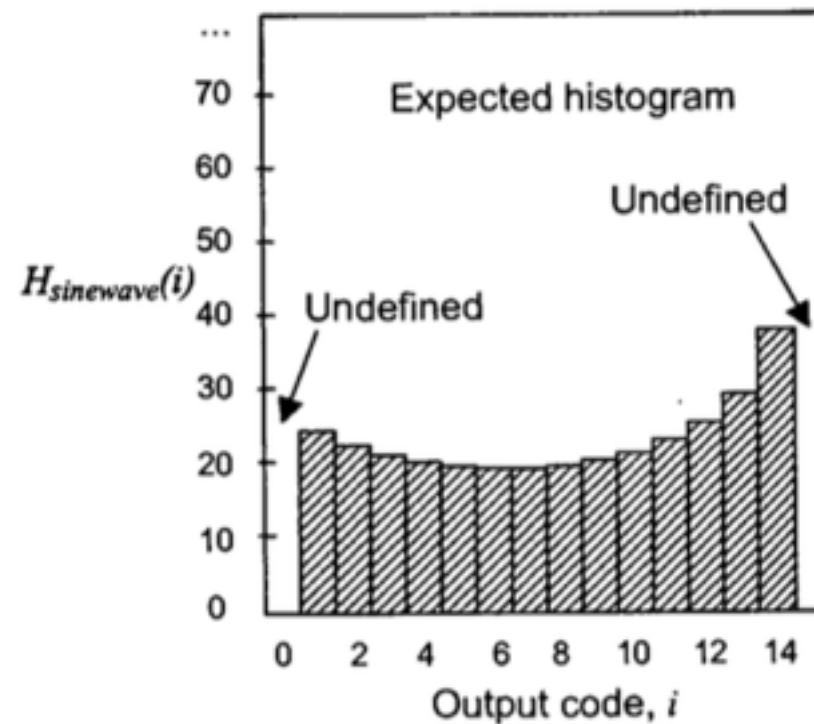
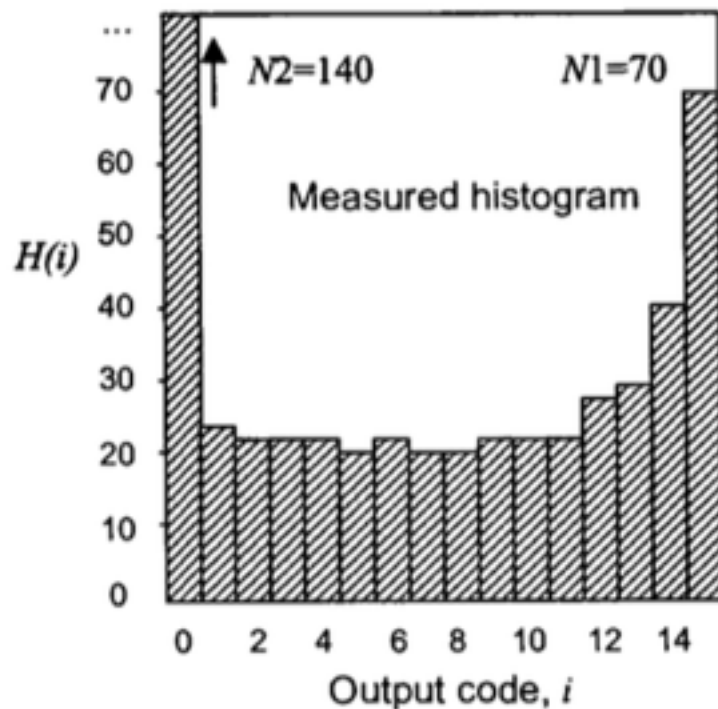
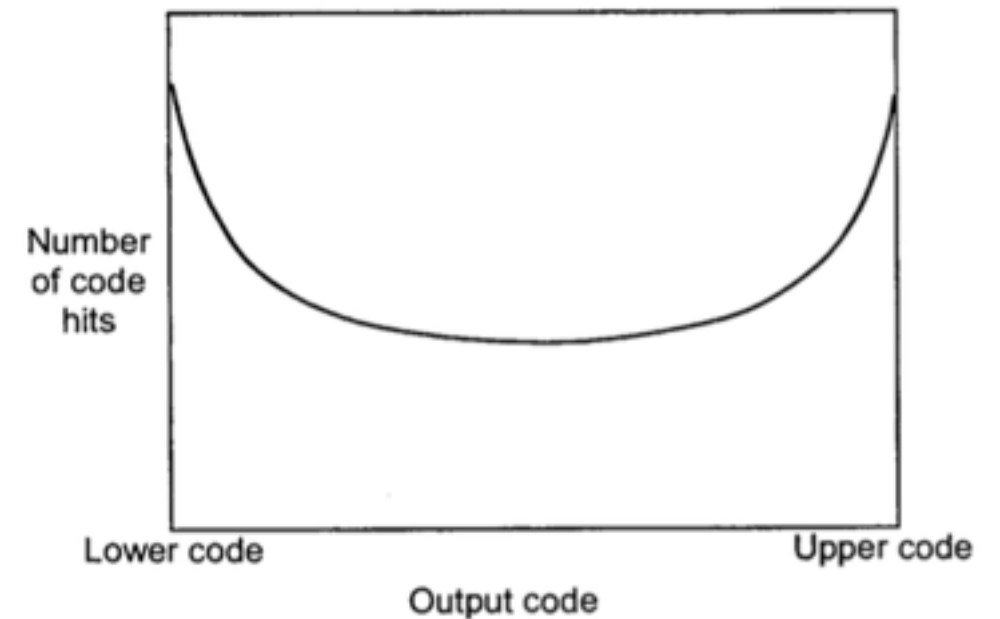
Histogram

- 纵轴为点数，横轴为**ADC**转换代码点。
- 图示为**8位DAC**测试**4位ADC**的直方图。理论上**4位ADC**的每个代码转换点应该对应**16**个点，由此很容易就可以得出每个点的**DNL**和**Offset**以及**INL/DNL**。

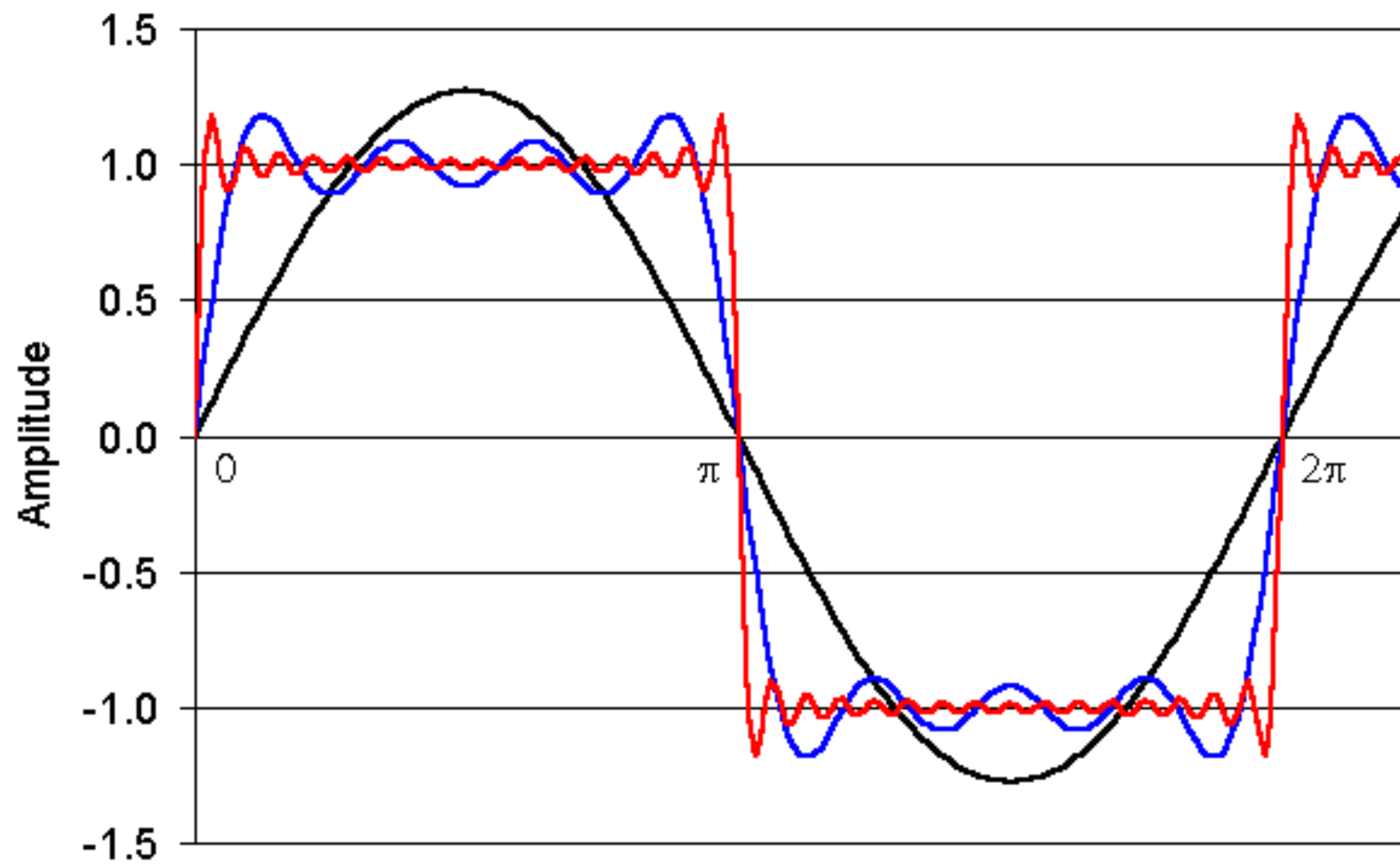


Sine Histogram

- DC参数由于斜坡波测试法会带来测试时间的问题，为了进一步缩短时间，IEEE的学者研究出了DC参数与AC参数混合的测量策略。

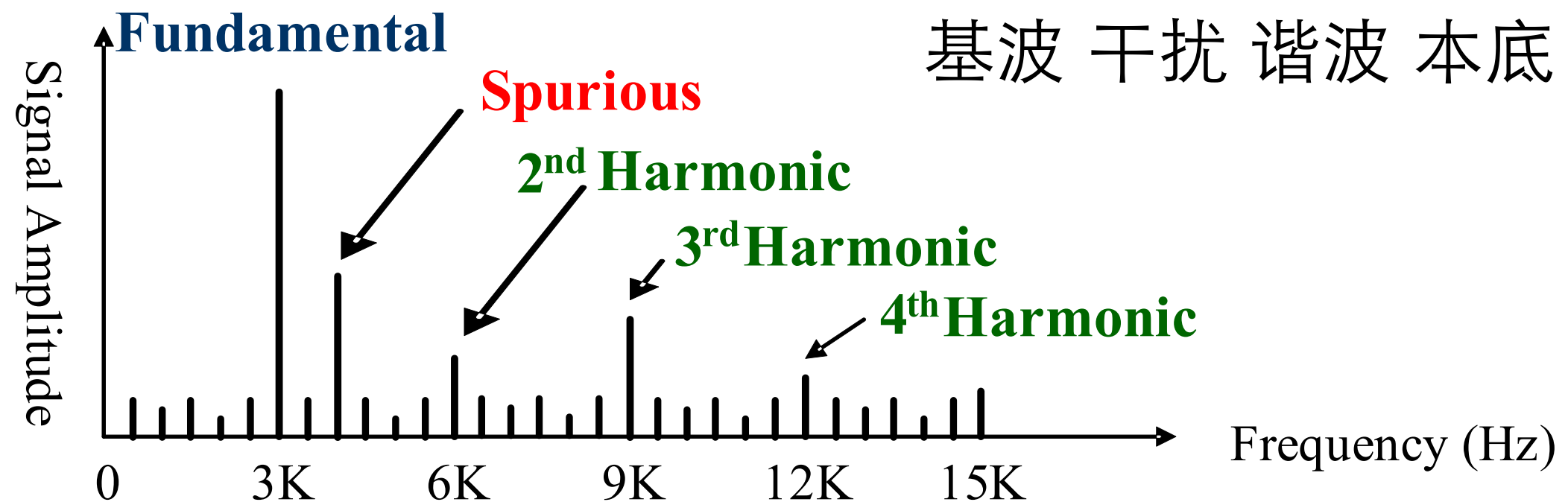


FFT



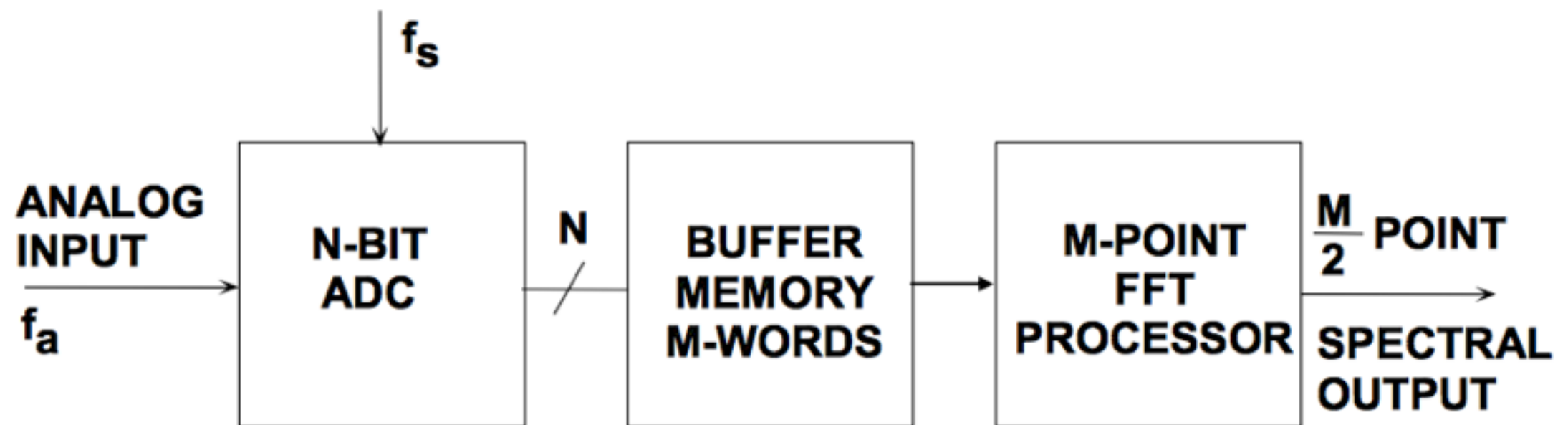
FFT

- **ADC**的动态测试基本就是一个采集和分析的频谱的过程。
- 频谱的获得需要正确的方法，遵守采样定理，及基本的采样准则。
- 应用数学工具对采集的频谱数据，对基波、谐波、噪声进行计算和分析得到最终的结果。



System

- 一个标准的采样时钟
- 一个完美的Sine Wave
- 一个足够空间的数字存储系统
- 一套完美的算法



SNR / SINAD / THD

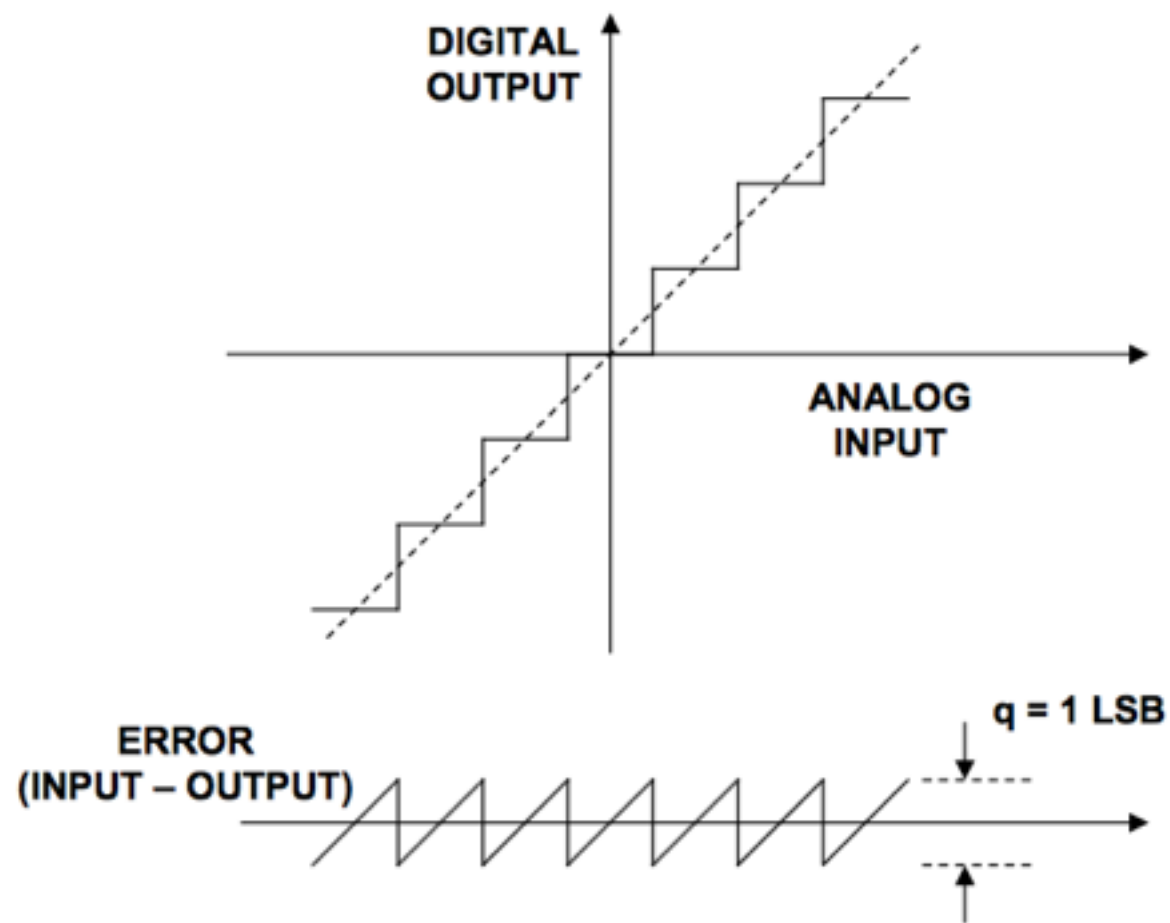
$$\text{SNR} = 20 \log \left(\frac{S}{N} \right),$$

$$\text{THD} = 20 \log \left(\frac{S}{D} \right),$$

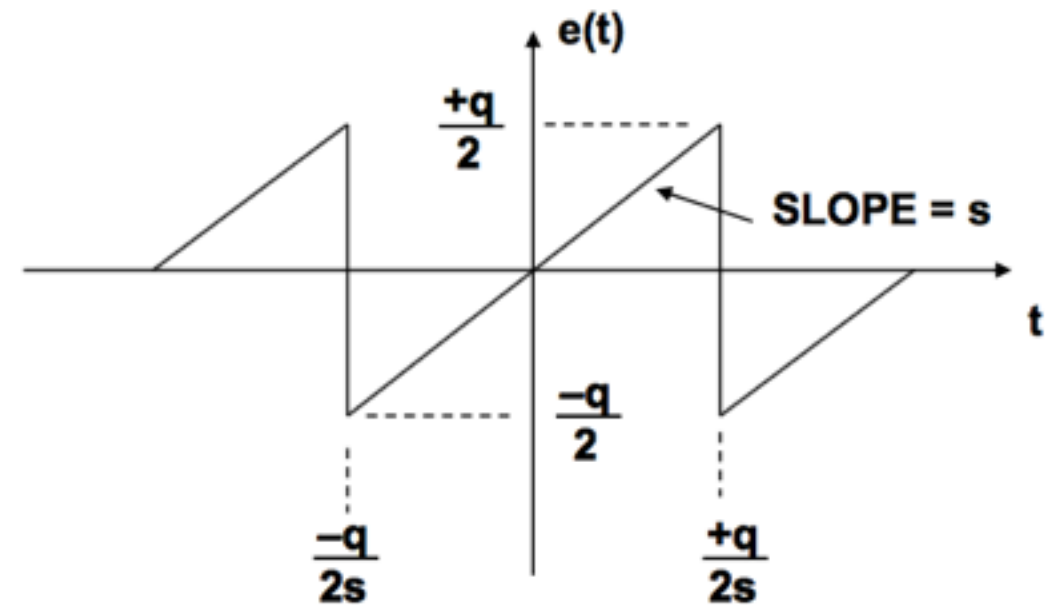
$$\text{SINAD} = 20 \log \left(\frac{S}{N + D} \right).$$

- SNR (Signal-To-Noise Ratio, 信噪比)
- SINAD or SNAD (Signal-To-Noise And Distortion, 信号与噪声失真比)
- THD (Total Harmonic Distortion, 总谐波失真或谐波失真)

Quantization Noise



理想N位ADC的量化噪声



量化误差 vs. 时间

$$\text{均方根量化噪声} = \sqrt{e^2(t)} = \frac{q}{\sqrt{12}}.$$

SNR & N-Bit

满量程输入正弦波 $= v(t) = \frac{q2^N}{2} \sin(2\pi ft)$.

满量程输入的均方根值 $= \frac{q2^N}{2\sqrt{2}}$. 均方根量化噪声 $= \sqrt{e^2(t)} = \frac{q}{\sqrt{12}}$.

$$\text{SNR} = 20 \log_{10} \frac{\text{rms value of FS input}}{\text{rms value of quantization noise}}$$

$$\text{SNR} = 20 \log_{10} \left[\frac{q2^N / 2 \sqrt{2}}{q / \sqrt{12}} \right] = 20 \log_{10} 2^N + 20 \log_{10} \sqrt{\frac{3}{2}}$$

$$\text{SNR} = 6.02N + 1.76\text{dB}, \quad \text{DC至} f_s/2 \text{带宽范围}$$

SINAD & ENOB

用SINAD代替理想公式中的SNR，得到ENOB

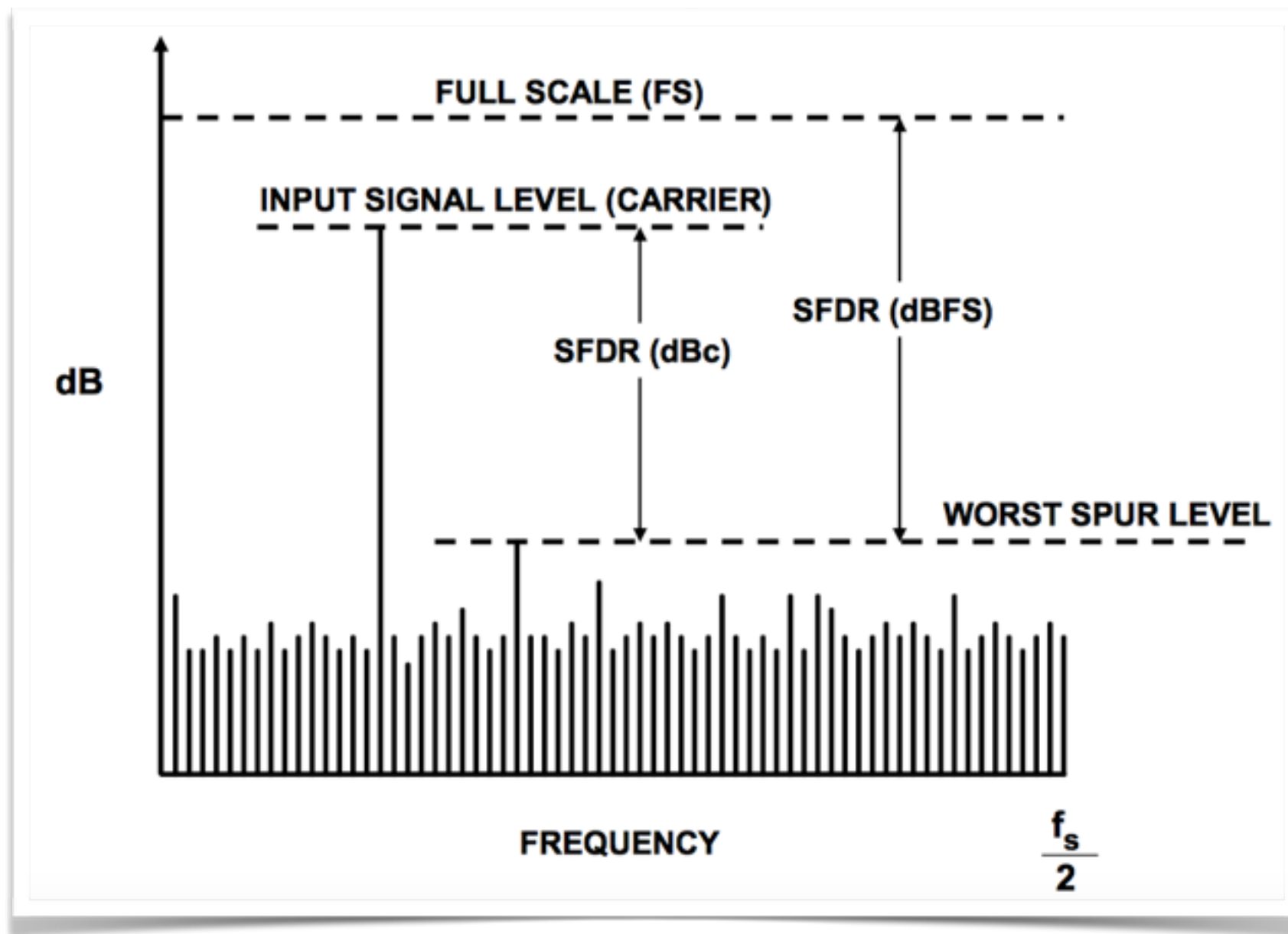
$$\text{ENOB} = \frac{\text{SINAD} - 1.76 \text{ dB}}{6.02} .$$

输入信号幅度较小时，可增加修正值

$$\text{ENOB} = \frac{\text{SINAD}_{\text{MEASURED}} - 1.76 \text{ db} + 20 \log \left(\frac{\text{Fullscale Amplitude}}{\text{Input Amplitude}} \right)}{6.02} .$$

SFDR

- 无杂散动态范围

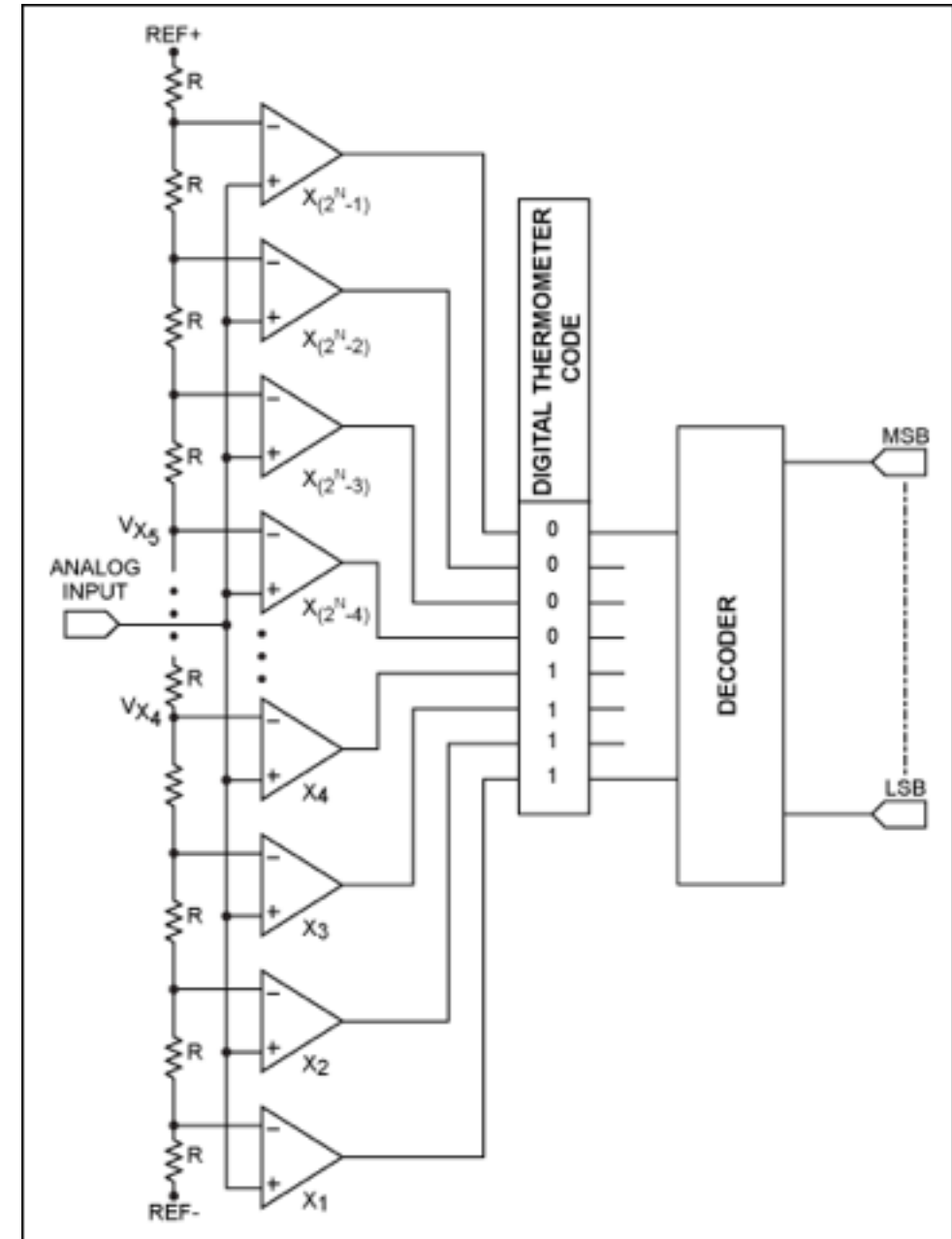


END

Juning

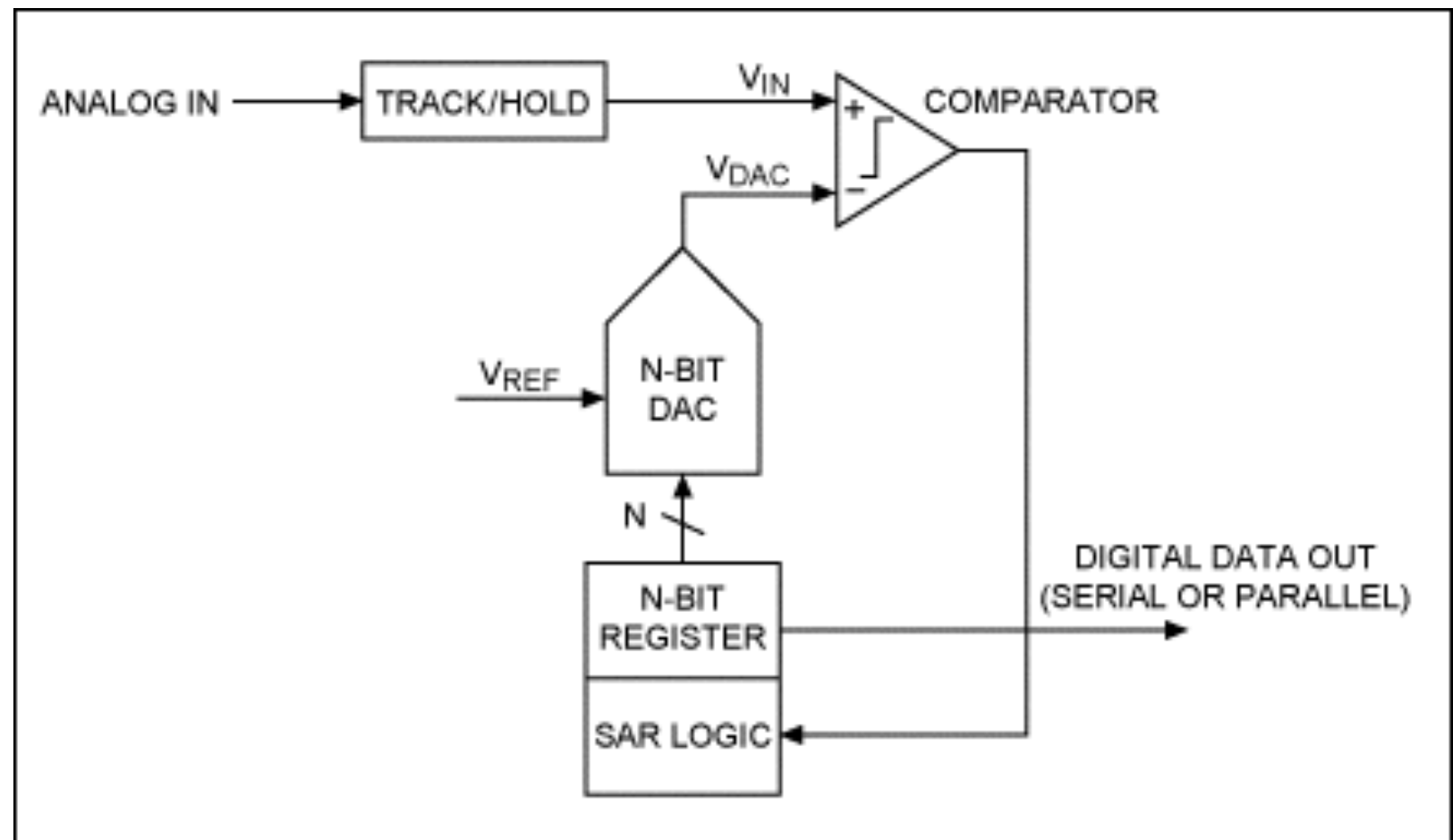
Flash ADC

- 高速，功耗大
- 分辨率 vs. 芯片面积—指数
- V_{os} 失调敏感



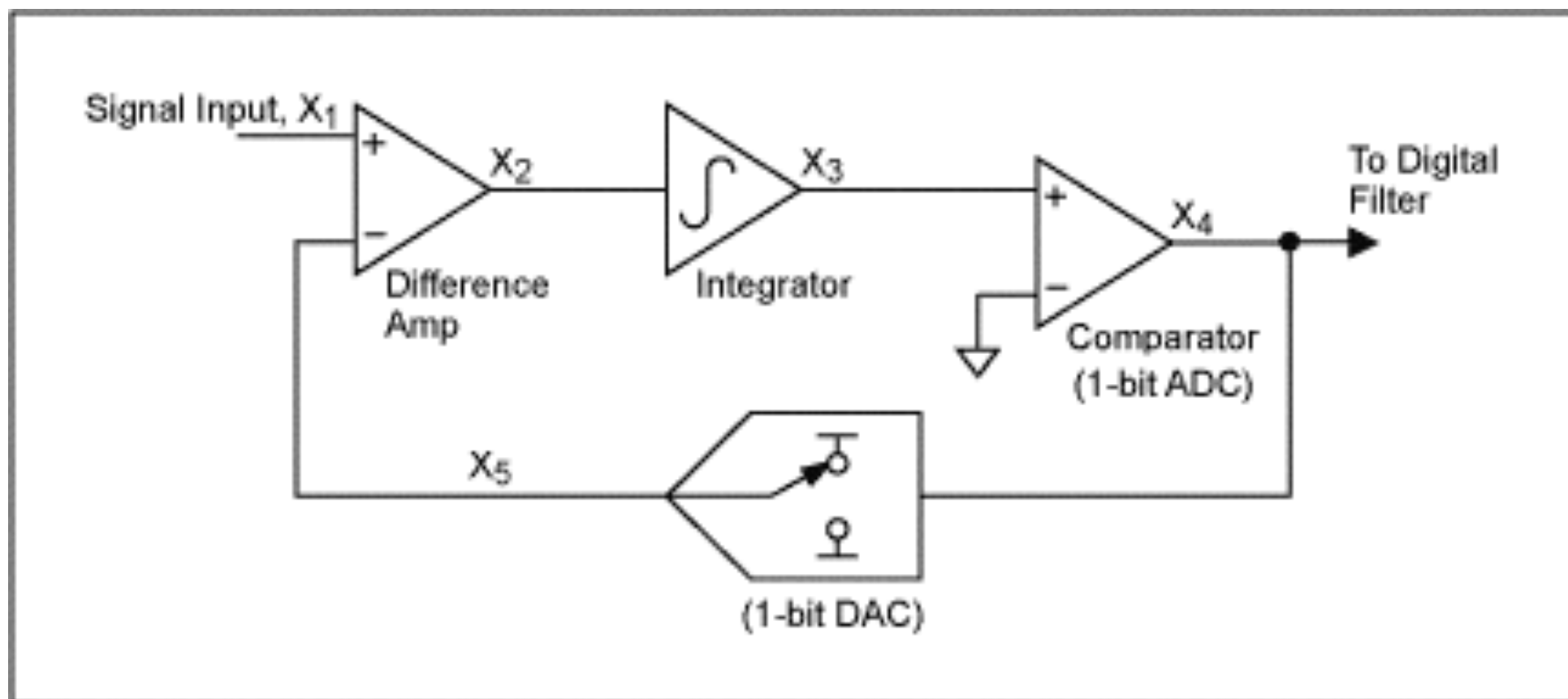
SAR ADC

- 速度中等，一般小于5MHz
- 低功耗 / 面积小
- 输入电路敏感



Delta – Sigma

- 一般速度低，精度高
- 速率换取分辨率



Pipeline

- 速率高，精度低
- 通常位数较低

